

Schwerpunkt Messtechnik

Embedded-Instrumentierung in FPGAs verändert die Testrichtung von innen nach außen

FPGA-Controlled-Test gewinnt an Bedeutung

Mit zunehmender Komplexität wird es immer schwieriger, den physischen Kontakt zu einer Leiterplatte herzustellen. Nach Überzeugung der Embedded-Instrumentation-Experten von Asset Intertech schrumpft damit auch die Testabdeckung kontaktgebundener Technologien, weil bei diesen Methoden eine Prüfspitze an der Leiterplatte bzw. am Chip angelegt werden muss. Eine Lösung verspricht der FPGA-Controlled-Test, kurz FCT.

Aufgrund der reduzierten Abdeckung, die sich mit externen kontaktgebundenen Methoden erzielen lässt, haben einige Hersteller bereits auf berührungslose Instrumentierung umgestellt. Diese ist in den Chips und auf den Leiterplatten temporär oder dauerhaft eingebettet und wird über Software angesteuert. »Embedded-Instrumentierung kann Boards und Systeme von innen nach außen validieren, charakterisieren, testen und debuggen, selbst wenn die funktionale Betriebs-Software und -Firmware noch gar nicht entwickelt sind«, erklärt Al Crouch, Chief Technologist, Core Instrument Technology von Asset Intertech. »Diese Messtechnik lässt sich auch in einem FPGA einbetten und betreiben. Wird die Testfunktion nur für eine bestimmte Entwicklungs- oder Montagephase gebraucht, können die entsprechenden Firmware-basierten Systeme in ein FPGA eingebunden und nach Erfüllung ihres Zwecks später wieder entfernt werden. FPGA-basierte Tester arbeiten intern und sind gezielt auf die Anforderungen eines bestimmten Board-Designs oder Systems ausgelegt.«

FPGA-Controlled-Test (FCT)

Die Methode, Embedded-Instrumentierung in FPGAs für Test- und Messzwecke zu verwenden, heißt FPGA-Controlled-Test, kurz FCT. Für die möglichst effiziente Nutzung von FCTs brauchen die Anwender ein festes Set vordefinierter Operationen, um auf die Embedded-Instrumentierung zuzugreifen, ihren Betrieb zu automatisieren und ihre Ausgaben auszuwerten. »Die Einbindung von Instrumentierung in ein oder mehrere FPGAs auf einer Leiter-

platte steht lediglich am Anfang des ganzen Prozesses«, so Crouch. »Vielfach sind mehrere Instrumente eingebunden, die jeweils einen ganz bestimmten Zweck bei der Entwicklung, der Montage und beim Feldservice erfüllen. Während der Entwicklung werden beispielsweise die ersten Board-Prototypen in der Regel schon lange vor der Fertigstellung der Betriebsfirmware für das FPGA des Boards geliefert.« Vorteile sieht der Experte unter anderem darin, dass sich mit FCT die Terminpläne für die Entwicklung einhalten oder sogar verkürzen ließen, weil die Ingenieure die Prototypen der Leiterplatten schon validieren und testen könnten, bevor die Firmware des FPGA verfügbar sei. Und sobald die funktionale Betriebsfirmware fertig sei, könne sie auf einem nachweislich fehlerfreien Board getestet und debugged werden.

»Die Infrastruktur der vordefinierten Operationen, die für FCTs erforderlich ist, muss zwischen verschiedenen Board-Designs und FPGA-Typen übertragbar sein«, so Crouch. »Darüber hinaus muss die Architektur den optimierten und effizienten Zugriff auf die Embedded-Instrumentierung ermöglichen und deren effizienten Betrieb gewährleisten. Besonders wichtig ist, dass das FCT-Toolkit mit Indus-

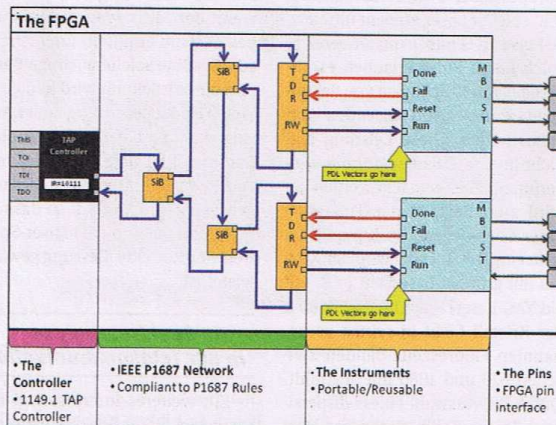


Bild 1: Ein FPGA mit zwei eingebetteten Memory-BIST-Instrumenten

triestandards konform ist. Verschiedene vorhandene Standards wie IEEE 1149.1 Boundary-Scan (JTAG) und IEEE1500-Core-Test werden zur Unterstützung von FCT implementiert, aber ein zukünftiger Standard, der interne JTAG (IJTAG) IEEE P1687, wird von entscheidender Bedeutung für diese Testmethode sein.«

Warum IJTAG?

Die IJTAG-Arbeitsgruppe des IEEE entwickelt seit zwei Jahren an diesem Standard. Eines der wichtigsten Ziele der Arbeitsgruppe ist die Optimierung der Funktionsweise eingebetteter On-Chip-Instrumente durch Definition einer standardisierten Hardware-Architekturschnittstelle und einer portablen Prozedur/Vektorsprache. Der Ausschuss ist überzeugt, dass die Nutzung der Instrumentierung erleichtert, die in FPGAs und ande-

ren Arten von Chips eingebettet wird. Darüber hinaus werden damit die Voraussetzungen zur Entwicklung von Drittanbieter-Tools für eingebettete Instrumentierung geschaffen. Das erste IJTAG-Entwicklungs-Toolkit wurde auf der 2010 International Test Conference angekündigt. Um den Abschluss der ersten Fassung des IJTAG-Standards zu beschleunigen, nahm die Arbeitsgruppe Anleihen beim Boundary-Scan-Standard (JTAG) IEEE1149.1. So ermöglicht die Boundary-Scan-Infrastruktur, die bereits in vielen Designs und Chips vorhanden ist, den physischen Zugriff auf Embedded-Instrumentierung. Über die physische Ebene hinaus definiert der IJTAG-Standard eine On-Chip-Architektur für eingebettete Instrumentierung und zwei Sprachen zur Beschreibung der Architektur und Steuerung des Betriebs bzw. der Prozeduren der Instrumentierung.

i Al Crouch, Asset Intertech

Die Zukunft der Embedded-Instrumentierung

»FPGAs finden sich heute überall. Ein Großteil der Funktionalität moderner Leiterplattendesigns ist in ihnen untergebracht. Nach Angaben des Marktforschungsunternehmens Linley Group hat der FPGA-Markt im Jahr 2010 um 51 Prozent zugelegt. Und die Prognosen deuten darauf hin, dass sich dieses starke Wachstum auch 2011 fortsetzen wird.

Zahlreiche Branchenkenner erwarten, dass diese programmierbaren Bausteine auch noch andere Aufgaben in früheren Phasen der Entwicklung und Fertigung übernehmen werden. Insbesondere werden FPGAs die Nutzung von Embedded-Instrumentierung für Validierung, Tests und Debugging von Leiterplatten und Systemen vorantreiben.« (nk)



Schwerpunkt **Messtechnik**

Bild 1 zeigt ein Beispiel für eine JTAG-Basisinfrastruktur auf einem FPGA. Der Einfachheit halber sind nur zwei Memory-BIST-Instrumente (Built-In Self Test) eingezeichnet, aber es ließen sich auch gleichzeitig viele andere Arten von Instrumentierung in ein und demselben FPGA implementieren. »Eines der Schlüsselemente einer JTAG-Architektur ist das Segment Insertion Bit, kurz SIB«, verdeutlicht Crouch. »SIBs ermöglichen den bedarfsgesteuerten Zugriff auf die Register der Instrumentenschnittstelle. Ein Instrument wird durch Selektion seines SIB für einen Testprozess aktiviert. Das gilt auch für die Instrumente in einem aktiven Scan-Test, die sich dann für die Kommunikation mit der eingebetteten Instrumentierung im Rahmen des Tests nutzen lassen. Anschließend kann die FPGA-Instrumentierung die Testvektoren zum Board schicken, um Peripherie-Chips und Routen zu testen und Daten zu erfassen.« Die ICL-Sprache (Instrument Connectivity Language) des JTAG-Standards wird zur Beschreibung von Scan-Pfaden und zur Steuerung der Variationen bei den Scan-Pfaden genutzt, die unter Umständen zur Durchführung eines bestimmten Sets von Testvektoren erforderlich sind. Eine andere JTAG-Sprache, die Procedural Description Language (PDL), beschreibt die Testvektoren oder Abläufe, die von der eingebetteten Instrumentierung angewendet werden.

Eine Methode zur Implementierung von FCT

FCT erfordert die vorübergehende Einbindung vieler verschiedener Instrumententypen in ein FPGA. Diese Instrumente können dann die Bausteine, die mit dem FPGA verbunden sind, sowie die Verbindungssignale zwischen dem FPGA und verschiedenen anderen Komponenten auf der Leiterplatte validieren, testen und debuggen. Die im FPGA eingebettete Instrumentierung kann Sonderfunktionen bereitstellen wie einen Memory-BIST, einen digitalen Mustergenerator oder einen SPI-Master (Serial Peripheral Interface). Sie kann aber auch allgemeinerer Natur sein, beispielsweise Prozessor-

IP, das sich für die Durchführung verschiedener Testarten programmieren lässt.

»Wie bei jeder Testmethode ist der erste Schritt bei der Entwicklung einer FCT-Strategie die Festlegung, was damit erreicht werden soll«, erklärt Crouch. »Unterstützung bietet dabei das PCOLA/SOQ/FAM Framework für Boardtests, das von der iNEMI, der International Electronics Manufacturing Initiative, propagiert wird. PCOLA/SOQ/FAM bezieht sich auf die verschiedenen Kenngrößen bzw. Aspekte einer Leiterplatte, die getestet werden können.«

Nachdem die Ziele festgeschrieben sind, müssen die verschiedenen Instrumente und Tools gekauft und auf einer Plattform für Embedded-Instrumentierung zusammengeführt werden. Eine solche Plattform muss:

- Unterstützung für den Zugriff auf das FPGA bieten, damit die erforderliche Instrumentierung in die Komponente eingebunden werden kann;
- die automatische Generierung des JTAG-On-chip-Netzwerks ermöglichen, um die Instrumente auf dem FPGA einfach steuern und managen zu können;
- Automatisierungs-Tools für die Nutzer bereitstellen, damit sich verschiedene FCT-Teststrategien einfach konfigurieren und implementieren lassen;
- die Erfassung von Daten von der Instrumentierung und deren Umwandlung zu verwertbaren Informationen unterstützen. Damit lässt sich jede FCT-Strategie effizient in der entsprechenden Phase des Produktlebenszyklus umsetzen.

»Alte Validierungs-, Test- und Debug-Methoden, die physischen Kontakt von außen erfordern, werden einfach immer ineffektiver, wenn es um neue Leiterplattendesigns geht, die mit modernen, komplexen Prozessoren und sehr schnellen Input/Output-Bussen bestückt sind«, resümiert Crouch. »Die Testabdeckungslücke, die durch die Unzulänglichkeiten der Legacy-Methoden entstanden ist, wird von berührungslosen, softwarebasierten Instrumenten gefüllt, die bereits in die Chips eingebettet sind oder in FPGAs eingebunden werden können.« (nk) ■