

**Publication:** Elektronik Special Edition messen+testen  
**Print/Page:** 14  
**Issue date:** April 28, 2011  
**Link:** <http://tinyurl.com/65aov86> (Cover only, Article not yet available online)

# Elektronik

1. 2011 April € 9,80 [www.elektroniknet.de](http://www.elektroniknet.de)

# messen+testen

Fachmedium für die industrielle Mess- und Prüftechnik

*Vektor-Netzwerkanalyse:*

## Pluspunkte einer neuen Geräteklasse

>> Seite 16

## Oszilloskope – die aktuellen Highlights

>> Seite 23

## Praxisgerechter Leistungsanalysator-Konzept

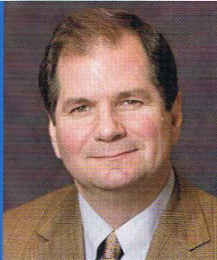
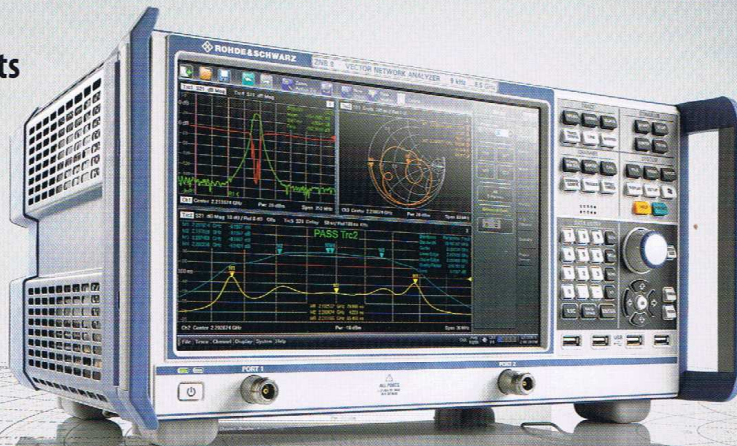
>> Seite 32

## Akkus auf dem Prüfstand

>> Seite 56

## PXI mit Speed

>> Seite 60



### KOMMENTAR

„Herkömmliche Mess- und Prüfverfahren werden unbrauchbar.“

>> Seite 14

Glenn Woppman, Präsident und CEO von Asset InterTech

### Trends in der Messtechnik

>> Seite 64



„SORTIERUNG NACH PREIS“ SUCHFUNKTION  
JETZT VERFÜGBAR!

**digikey.de**

■ Kommentar:

## Herkömmliche Mess- und Testmethoden werden unbrauchbar

Mit der zunehmenden Miniaturisierung (ver-)schwinden die Möglichkeiten, mit Prüfspitzen oder Tastköpfen an Mess- oder Testpunkte zu gelangen, um Signal-Kurvenformen zu überprüfen – ob mit dem Oszilloskop oder einem Testsystem. Andere Methoden sind also gefragt. Und es gibt sie schon. Hierzu ein Kommentar von Glenn Woppman, Präsident und CEO von Asset InterTech.

„Von außen nach innen“ – von den äußeren Signalen in und an einem System zu denen in den Chips – das ist die Richtung, die die Messen&Testen-Industrie seit Jahrzehnten befolgt. Man schließt also von den außen gemessenen auf die innen vorhandenen Signale. Wenn es um Validierung, Tests oder Debugging von Chips, Leiterplatten oder Systemen ging, gab es bislang ja auch praktisch keine andere Wahl: Der Entwickler greift seit jeher zum Oszilloskop. Und in der Fertigung kommen ICT-Systeme (In-Circuit Test) zum Einsatz. Dabei wird eine Prüfspitze an einem Chip-Pin oder einem Testpunkt auf einer Leiterplatte angelegt. Testmuster oder -vektoren werden eingespeist, und am Ergebnis lässt sich ablesen, ob ein Problem vorliegt. Die Tests finden auf diese Weise „von außen nach innen“ statt.

Heute ändert sich das. Tests und Messungen können auch von innen nach außen durchgeführt werden. Schließlich verschwindet durch die Miniaturisierung die physische Zugangsmöglichkeit für Tastköpfe und Prüfspitzen zusehends. Bei dieser Problematik geht es heute nicht nur darum, freie Flächen auf einer Leiterplatte zu entdecken, um ein paar Testpunkte unterzubringen bzw. eine andere Möglichkeit zu finden, die Nutzung von Prüfspitzen als praktikable Methode noch ein paar Jahre zu verlängern. Es gibt in Zukunft keinen Weg mehr, Leiterbahnen und Chip-Anschlüsse mit Prüfspitzen zu kontaktieren und damit elektrisch zu testen. Der mechanische Zugang für Prüfspitzen ist heute schon nicht nur schwierig, er ist oft schon ganz unmöglich, denn er ist im Design nicht mehr vorgesehen.

Die Möglichkeiten zum Testen einer Leiterplatte mit Tastköpfen oder Prüfspitzen verschwinden aus zweierlei Gründen. Erstens reduzieren Chip-Gehäuse und Board-Designs seit Jah-



Glenn Woppman, Präsident und CEO von Asset InterTech: „Die herkömmlichen Mess- und Prüfverfahren mit Tastköpfen und Prüfspitzen geraten durch die zunehmende Miniaturisierung weiter ins Hintertreffen bzw. werden gänzlich unbrauchbar.“

ren den Platz, an dem ein Tastkopf angelegt werden könnte. BGAs (Ball Grid Arrays) und andere moderne Chip-Scale-Gehäusetechniken haben die Komponenten-Pins gar unter dem Chip verschwinden lassen, wo sie für Prüfspitzen gänzlich unerreichbar sind. Und auf einer Multilayer-Leiterplatte ist die Leiterbahn, an der eine Prüfspitze angelegt werden könnte, jetzt ganz tief mitten im Board verborgen und damit auch weit außerhalb der Reichweite einer irgendwie gearteten elektrisch-mechanischen Kontaktierung.

Und selbst wenn Prüfspitzen an den Chips und Leiterbahnen angelegt wer-

den könnten, würde die Empfindlichkeit moderner High-Speed-I/O-Busse und Komponenten-Verbindungen wegen der kapazitiven Belastung, die die Signal-Kurvenformen verfälscht, brauchbare Prüfergebnisse verhindern. Überschreitet etwa ein Bus die Übertragungsrate von 5 Gbit/s, ist eine Prüfspitze sinnlos. Im schlimmsten Fall könnte die zusätzliche kapazitiv Belastung sogar einen empfindlichen Treiber beschädigen. Im günstigsten Fall würde die Prüfspitze „nur“ Signal-Anomalien oder Kurvenform-Verfälschungen verursachen, die jede Messung unbrauchbar machen.

Unternehmen, die hochkomplexe Leiterplatten entwickeln – also die Boards, die in ein paar Jahren Standard sein werden –, wissen also, dass sie ihre Produkte nicht mehr mit Prüfspitzen und Tastköpfen prüfen können, weil es entweder mechanisch unmöglich ist oder weil sie damit das Risiko einer Beschädigung der Leiterplatte erhöhen. Oder weil die Messwerte, die eine Prüfspitze oder ein Tastkopf liefert, nicht aussagekräftig genug sind, um das Risiko einer Beschädigung des Boards zu rechtfertigen. In jedem Fall ist man also bei hoch komplexen Elektronik-Systemen oder -Baugruppen mit dem herkömmlichen Tastkopf-/Prüfspitzen-Konzept auf der Verliererseite. Wie aber lässt sich das Problem lösen? Antwort: mit Embedded-Instrumentierung.

### Tests und Messungen direkt in den Chips

Embedded-Instrumentierung funktioniert genau umgekehrt wie die traditionellen Mess- und Testverfahren mit Prüfspitzen: In Chips und Boards eingebettete Messtechnik sieht, was der Chip sieht. Einige teure Oszilloskope mögen zwar mit Hilfe höherer Mathematik eventuelle Signal-Anomalien herausfiltern, die durch Prüfspitzen und deren kapazitive Belastung verursacht werden, aber die Ergebnisse sind immer noch Simulationen und keine empirischen echten Daten, wie sie Embedded-Instrumentierung liefert.